

# 応力と半導体集積回路の信頼性に 関する調査研究報告書

平成5年3月

財団法人 日本電子部品信頼性センター

## 序 文

半導体の微細加工技術や多層メタル配線技術等の開発によりLSIの高集積化・高性能化・低消費電力化が著しく進展し、新たな需要分野を喚起しております。

例えば、ASIC(Application Specific IC: 特定用途向 IC) などがあります。

近年、ASIC等多機能が集積されたULSIの信頼性を確保するためには、ULSIの設計・製造プロセス段階で信頼性を作り込むことが重要な手法になりました。そのために、半導体故障物理の研究がますます重要視されるようになってまいりました。

このような背景に於いて、当センターでは、かねてより半導体メーカー、研究所、大学などから半導体故障物理の専門家にお集まりいただき、研究会を組織致しまして、平成3年度及び4年度の2カ年にわたり「応力とICの信頼性」に関して内外の学協会の研究会、シンポジウム等の文献調査及び解析を致してまいりました。

ここに、その成果を取りまとめましたが、本報告書が広く関係方面のご参考になり、活用されることを心から期待致します。

なお、本事業の遂行に当り「半導体故障物理研究委員会」の木村委員長を始め、委員の皆様の多大なご尽力に対して厚くお礼申し上げます。

平成5年3月

財団法人 日本電子部品信頼性センター

理事長 高木 昇

# 応力と半導体集積回路の信頼性に関する調査研究報告書

## 目 次

### 序 文

#### 平成4年度 半導体故障物理研究委員会構成表

1. 緒 言 .....	1
2. 応力の発生とデバイス故障 .....	3
2.1 はじめに .....	3
2.1.1 応力の発生メカニズム .....	3
2.2 応力による欠陥の発生, 移動, 増殖と材料特性劣化 .....	7
2.2.1 結晶欠陥の種類 .....	7
2.2.2 点欠陥 .....	7
2.2.3 転 位 .....	10
2.2.4 積層欠陥 .....	18
2.2.5 界面反応と欠陥 .....	18
2.3 材料の弾性的性質 .....	19
2.3.1 応力と歪 .....	19
2.3.2 等方的物質の弾性定数 .....	20
2.3.3 異方的物質の弾性定数 .....	21
2.3.4 各種材料の定数 .....	23
2.4 応力による結晶の塑性変形と破壊 .....	29
2.4.1 結晶の塑性変形メカニズム .....	29
2.4.2 多結晶材料の塑性変形 .....	31
2.4.3 結晶の破壊 .....	31
2.4.4 金属の硬化 .....	31
2.5 応力の発生要因 .....	33
2.5.1 マクロな応力の原因 .....	33
2.5.2 ミクロな応力の原因 .....	34
2.5.3 シリサイド膜中の応力の例 .....	37
2.6 膜に蓄えられるエネルギー .....	40
2.7 アニールによる応力の解放と結晶粒成長 .....	41
2.8 結晶内応力と電気的特性 .....	42
2.8.1 移動度への影響 .....	42
2.8.2 バンド構造の変化 .....	43
2.8.3 圧電効果 (ピエゾ効果) .....	44
2.9 欠陥工学 .....	45
2.9.1 Si基板の無転位化 .....	45
2.9.2 引っ張り応力SiNx蒸着膜からSi内への空孔供給 .....	45

3. 膜中応力の発生要因, 大きさ, 分布 .....	49
3.1 はじめに .....	49
3.1.1 シリコンプロセスでの応力問題 .....	49
3.1.2 応力に対する一般論 .....	49
3.2 膜応力 .....	50
3.2.1 熱酸化膜による応力 .....	50
(1) LOCOSによる応力 .....	50
(2) ゲート酸化膜による応力 .....	51
3.2.2 ゲート電極がゲート酸化膜におよぼす応力 .....	52
(1) Poly-Si電極 .....	52
(2) WSi <sub>x</sub> /Poly-Si電極 .....	52
(3) W電極 .....	52
3.2.3 配線材料自身による応力 .....	53
(1) タングステン .....	53
(2) TiN .....	54
(3) AlSiCu .....	56
3.2.4 CVD絶縁膜による応力 .....	57
(1) Plasma enhanced CVD SiN .....	57
(2) Plasma enhanced CVD Insulators .....	59
(3) APCVD-PSG膜 .....	60
(4) Plasma-PSG, Plasma-SiO <sub>2</sub> .....	60
(5) APCVD-PSG+P-SiN .....	60
(6) TEOS-O <sub>3</sub> 系常圧CVD酸化膜 .....	61
3.3 膜エッジでの誘起応力 .....	61
3.3.1 概念 .....	61
3.3.2 膜エッジでの応力の最近の例 .....	63
(1) サイドウォール形状の違いによる応力の発生 .....	63
(2) トレンチ構造での応力 .....	64
(3) Plasma-SiNの局所応力 .....	65
4. チップ内応力とデバイス信頼性 .....	71
4.1 配線関連 .....	71
4.1.1 エレクトロマイグレーション寿命への影響 .....	71
4.1.2 ストレスマイグレーション発生 .....	75
4.1.3 絶縁膜のクラック .....	83
4.2 酸化膜, 結晶関連 .....	91
4.2.1 チップ内応力によるSi結晶への影響 .....	91
4.2.2 チップ内応力の酸化膜, 酸化膜/Si界面特性への影響 .....	101
5. パッケージ関連応力 .....	111
5.1 組み立て工程で発生する応力 .....	111
(1) はじめに .....	111

(2)	熱膨張係数の違いによる応力	111
(3)	組み立て工程に起因する内部応力	112
(4)	モールド樹脂の経時劣化（収縮圧力）によるチップ故障	113
5.2	実装工程で発生する応力	115
5.2.1	パッケージクラック	115
(1)	はじめに	115
(2)	パッケージクラックのメカニズム	115
(3)	樹脂吸湿モデル	117
(4)	実装時に発生する応力	121
(5)	パッケージクラック対策	123
(6)	その他のパッケージクラックモデル	128
5.2.2	樹脂密着性の低下	128
5.2.3	パッシベーションクラック	131
5.2.4	チップクラック	132
5.3	応力シミュレーション	135
5.3.1	熱応力解析のアルゴリズム	135
(1)	力の釣り合い方程式	135
(2)	歪と変位の関係式	135
(3)	応力と歪の関係式	135
(4)	境界条件	136
5.3.2	シミュレーション結果	137
(1)	レジソ硬化時の応力	137
(2)	はんだリフロー時のパッケージクラック	137
6.	熱疲労故障とそのストレス加速性	141
6.1	全体要旨	141
6.2	パッシベーションクラック／内部薄膜クラック	141
6.3	アルミ配線スライド	143
6.4	ワイヤの断線	144
6.5	半田接続点の熱疲労断線モデル	146
7.	応力の測定法	153
7.1	薄膜の応力／ひずみ評価法	153
7.2	半導体デバイスに関する応力測定	153
7.2.1	X線回析法にする応力の測定	154
7.2.2	顕微ラマン散乱による応力の測定	157
8.	結言	161

# 1 緒 言

## 1. 緒言

集積回路の微細化にともない応力の信頼性に及ぼす効果が大きな問題となってきています。ICの微細化により配線、酸化膜、デバイス寸法が減少し、また高密度化のために立体化、多層化など構造が複雑化し、そのため構造に弱い部分が生じたり局所的に異常に高い応力が加わったりします。その応力が大きいと材質の機械的変形や破壊を生じ、また、応力が材質内に形成あるいは増殖する欠陥が原因となって、材料の諸特性が変化し、ICの種々の劣化現象が加速されます。

近年話題になった、配線を高温に保存するだけである時間の後に断線するというストレスマイグレーションは、熱応力が原因の配線故障であります。薄膜化した酸化膜の電氣的耐性はSi/SiO<sub>2</sub>界面の間に働く応力により弱められますが、これは応力により酸化膜内に形成・増殖された種々の欠陥がキャリアトラップとして働くためであります。逆に、酸化膜がシリコン結晶に及ぼす応力によりシリコン内に転位が生じて、トランジスタのE-Cショートなどを引き起こすことも知られています。応力には、外部使用環境から加わる応力もあれば、製造プロセス、構造、材料特性に起因して発生する応力もあります。パッケージ材料、構造が内部ICに及ぼす応力は応力問題の主要テーマであります。近年は薄膜化、微小化、多層構造などのためにデバイスに使用される配線金属膜、絶縁膜、保護膜、また結晶の活性層に大きな応力がかかるようになり、応力が及ぼすデバイス特性への影響が注目されるようになってきました。

一方、薄膜化成長の制御技術の発達にともない、膜に欠陥を導入せずに歪を取り入れたヘテロエピタキシャル成長が実現され、バンド構造の変化、電子的光学的特性（有効質量、状態密度分布、バンドギャップなど）の変化が人工的に可能となり、この技術のデバイス特性向上への利用が研究されるようになりました。例えば、歪層半導体レーザによる低しきい値電流化、Si-Ge 歪超格子、歪導入InGaAsの正孔移動度の増加などがあります。しかし、このような歪層では歪が信頼性にどのような効果をもたらすかが重度な問題点であります。

以上のような応力問題は、ミクロ的にもマクロ的にも半導体材料の性質、デバイス動作に影響を与えるものです。RCJ故障物理研究委員会では、1991-2年度の2年間にわたる仕事として、「応力とICの信頼性」というテーマで、応力が半導体デバイスの劣化、故障に与える影響に関して文献調査、研究、討論を行いました。その成果報告書をここに作成致しました。ご参考になれば幸いです。また、皆様からのご批判、ご意見を是非お願いいたします。ICの信頼性の観点から応力を眺めまとめた報告書は少なく、ICの信頼性技術者だけでなく、設計、プロセス技術者にとっても有用な報告書となると我々自身も期待しております。