

R-16-RS-01

平成 1 6 年度

故障物理研究委員会研究成果報告書

- バーンイン技術と
最新 ULSI 信頼性の話題 -

平成 1 7 年 3 月

財団法人 日本電子部品信頼性センター

序 文

近年、半導体の微細加工技術や多層金属配線技術等の開発が益々向上し、半導体集積回路の高集積化・高機能化・高性能化・高速化・低消費電力化が著しく進展し、新たな需要分野を喚起しております。

このような技術により集積された ULSI の信頼性を確保するためには、ULSI の設計・製造プロセスの開発段階で信頼性を作り込むことが重要となっています。そのためには、各種故障モード及び故障メカニズムを解明し、早急に対策を立てていく必要があります。半導体故障物理の研究が益々重要視されるようになってまいりました。

このような背景において、当センターでは、かねてより半導体メーカ、研究所、大学などから故障物理の専門家にお集まりいただき、研究会を組織して、最新半導体デバイスで問題となる信頼性問題について調査・研究を進めてまいりました。

本年は、昨年からの継続で、実際の製品の信頼性保証で重要な、初期不良品の除去（スクリーニング）技術、特にバーンイン技術に注目し、調査研究を進めてきました。バーンインを有効となるためには、経験以外の故障物理に基づく考察も重要と考え、この観点から、調査研究を進めました。

本年度の報告書は、この2年間のバーンイン技術の調査研究のまとめを行っています。その他、従来の延長の故障物理の最近の話題についての報告も含まれています。本報告書が広く関係方面のご参考になり、活用されることを期待致します。

なお、本事業の遂行に当たり、「故障物理研究委員会」の木村 忠正委員長を始め、委員の皆様の多大なご尽力に対し、深謝致します。

平成17年3月

財団法人 日本電子部品信頼性センター
理事長 村田 康隆

平成16年度故障物理研究委員会研究成果報告書

目 次

序文

平成16年度故障物理研究委員会委員構成表

まえがき 1

最新 ULSI の故障分布とバーンイン技術

1. バーンイン概論.....	3
1.1 はじめに.....	3
1.2 MIL-STD-883F、5004 のスクリーニング法の概要.....	4
2. 初期故障の要因と分布.....	8
2.1 バスタブ曲線.....	8
2.2 初期故障の要因.....	9
2.3 エレクトロマイグレーション初期故障の観測例.....	12
2.4 まとめ.....	13
3. LSI 摩耗故障とバーンイン.....	14
3.1 はじめに.....	14
3.2 ゲート酸化膜信頼性と LSI 寿命.....	15
3.2.1 極薄ゲート酸化膜の Time dependent dielectric breakdown (TDDB) 特性.....	15
3.2.2 極薄ゲート酸化膜の寿命分布.....	16
3.2.3 Soft Breakdown (SBD) による IDD 増加予測モデル.....	17
3.2.4 バーンインの影響について.....	20
3.3 Tr.信頼性と LSI 寿命.....	21
3.3.1 Tr.特性の劣化現象.....	21
3.3.2 バーンインの影響について.....	22
3.4 配線信頼性と LSI 寿命.....	23
3.4.1 Electromigration の寿命分布.....	23
3.4.2 セグメント (配線・Via) の寿命分布と LSI の寿命分布.....	27
3.4.3 エレクトロマイグレーションによる LSI の寿命推定.....	31
3.5 まとめ.....	33
4. 歩留まりと信頼性の関係.....	34
4.1 はじめに.....	34
4.2 モデル.....	34
4.2.1 歩留まり要素.....	34
4.2.2 クリティカル領域 (critical area).....	35
4.2.3 欠陥分布.....	37
4.2.4 歩留まりと信頼性の関係のモデル.....	40
4.3 歩留まり低下、信頼性低下の主要因が粒子であるとの根拠 (実験データ).....	42
4.4 歩留まりと信頼性の関係 (実験).....	43
4.4.1 均一分布を仮定した報告.....	43
4.4.2 欠陥局在を考慮した報告.....	45
4.5 バーンイン有効性と歩留まりの関係.....	48

4.5.1	初期故障領域の実験データ	49
4.5.2	$\gamma(t)$ の算定方法	51
4.5.3	バーンイン不良率と歩留まりの関係の予測	54
4.6	まとめ	56
5.	バーンイン技術	58
5.1	バーンイン技術の基礎	58
5.1.1	バーンインの概念	58
5.1.2	バーンイン方法及び条件	58
5.1.3	バーンインモデル	61
5.1.4	摩耗故障分布に及ぼすバーンインの影響	62
5.1.5	まとめ	63
5.2	ウェハレベルバーンイン技術	64
5.2.1	バーンインの実際	64
5.2.2	ウェハレベルバーンインの必要性・メリット	64
5.2.3	ダイレベル及びウェハレベルバーンイン技術	65
5.2.4	実用化されたウェハレベルバーンイン技術	68
5.3	スクリーニング・バーンインの代替技術	74
5.3.1	はじめに	74
5.3.2	高電圧スクリーニングの報告例	74
5.3.3	IDDQ 診断によるテスト効果	76
5.3.4	ウェハテストマップによる隣接チップの判定	76
5.3.5	まとめ	78

最新 ULSI 信頼性の話題

1.	微細トランジスタ技術と信頼性 (3次元構造トランジスタ)	79
1.1	はじめに	79
1.2	微細 MOSFET 技術	80
1.3	Fin 型 MOSFET の電気的特性	81
1.4	3次元 MOSFET 開発の流れ	83
1.5	Fin 型 MOSFET の製造技術	85
1.6	Fin 型 MOSFET の応用検討	86
1.7	3次元 MOSFET の信頼性	89
2.	3次元実装技術	79
2.1	はじめに	79
2.2	高密度実装の動き	79
2.3	3次元化する SIP	80
2.4	微細接続技術と信頼性評価の事例	82
2.4.1	超音波接合技術とアンダーフィル補強	82
2.4.2	その他の接合技術	86
2.5	3次元実装における今後の信頼性解析技術	88
2.5.1	微細化に伴う信頼性の問題	88
2.5.2	多種多様化する実装材料への対応	88
2.5.3	今後の展望	89
3.	パルスストレスによる NBTI 劣化現象	90
3.1	はじめに	90
3.1.1	NBTI の劣化メカニズム	90
3.2	パルスストレス条件下の NBTI 劣化・回復メカニズム	92
3.2.1	パルスストレスによる回復現象	92

3.2.2	パルスストレスによる劣化・回復メカニズム	94
3.2.3	PBT ストレス印加時の回復量	98
3.2.4	ゲートトンネル電流の NBTI 劣化に対する影響	99
3.2.5	水素拡散過程における電荷消失機構 (lock-in 現象)	100
3.3	パルスストレス条件下の NBTI 劣化現象	101
3.3.1	回復現象の温度依存性	101
3.3.2	回復現象の周波数依存性	101
3.3.3	回復現象の酸化膜厚依存	102
3.3.4	SiO ₂ 膜と SiON 膜の回復現象	103
3.4	NBTI ダメージによるホットキャリア劣化への影響	105
3.4.1	NBTI ダメージと HC 劣化	105
3.4.2	NBTI ダメージによる HC 劣化加速メカニズム	106
3.5	まとめ	107
4.	MRAM 技術と信頼性	109
4.1	はじめに	109
4.2	MRAM の動作原理	110
4.2.1	トンネル磁気効果	110
4.2.2	メモリ動作原理	111
4.2.3	MRAM セルのアステロイド特性とトグル方法	112
4.3	信頼性上の着眼点	114
4.4	信頼性データ	115
4.5	まとめ	119
	あとがき	121

まえがき

RCJ 故障物理研究委員会では、これまで主としてエレクトロマイグレーション (EM : electromigration)、ホットキャリア (HC : hot carrier)、酸化膜経時破壊 (TDDB : time dependent dielectric breakdown)、負バイアス温度不安定性 (NBTI : negative bias temperature instability) など、LSI の長期信頼性に関する摩耗故障に注目し、それらの故障メカニズム、試験方法、故障解析手法等に関する調査研究を行ってきた。もちろん、半導体デバイスのデザインルールが 90 nm 以下に微細化され、新しい材料、構造、プロセスが導入され、これらの故障特性の変化、デバイス寿命パターンの変化が生じ、それに応じた新しい摩耗故障対策が必要とされている。特に、EM では銅配線、低誘電率絶縁膜、多層構造導入、NBTI、TDDB ではゲート絶縁膜が 2 nm を切り、あるいは、高誘電率絶縁膜を導入するなど、新しい材料、構造モデルが技術開発サイクルにおいて重要になってきている。また、縮小化による短チャネル効果を避けるための SOI 基板導入、埋めこみゲートあるいは 3 次元構造 MOS トランジスタの開発などの新しい構造の信頼性も最近の話題である。

一方で、チップに含まれる素子数が増え回路が複雑になるにつれ、メーカーは出荷製品の動作機能や初期故障信頼性のチェックを十分に行うことが難しくなっており、これまでの経験的な対策ではなく、回路、統計、物理的根拠に基づいた有効で効率的な試験方法、スクリーニング手法が求められようになってきている。

RCJ 故障物理研究委員会の平成の 15 年、16 年度では、LSI の初期故障、スクリーニング、バーンインを主テーマとして取り上げた。必然的に、初期故障の要因、メカニズム、分布にも調査研究が及んだ。当初、これらに関する文献は少なく調査研究は困難と思われたが、調査を進めるにしたがい、初期故障モード、メカニズム、分布、初期故障と歩留まりやトランジスタ初期特性との関係、バーンインの得失、バーンインに替わるスクリーニングの方法などの研究が意外と進んでいることが分かった。ただし、実際の市場出荷 LSI の初期故障モードやその対策に関する現状に関しての報告は皆無に等しく、これに関する調査は難航したが、幸いに、本研究委員会の元委員である (株) 東芝セミコンダクター社の瀬戸屋孝氏から、“システム LSI の市場不良モードとバーンイン技術” に関しての多大な協力が得られ、研究段階から実際の市場出荷品まで、最新 ULSI の初期故障とバーンイン技術に関しての成果報告書を作成することができた。まだまだ、内容は不完全であるが、このような初期故障、バーンイン技術についてまとめた報告書は非常に少なく、LSI 信頼性技術者にとっての貴重な資料となると思われる。なお、最新の話題として、3 次元構造トランジスタ、3 次元実装、NBTI、MRAM 技術とその信頼性に関しての調査研究の成果報告も行ったのであわせて参考にさせていただきたい。