

R-29-M-01

平成29年度

基板・モジュール静電気対策検討委員会
中間調査報告書

平成30年3月

一般財団法人 日本電子部品信頼性センター

目 次

1. まえがき	1
2. 基板・モジュールレベルの静電気損傷現象とその評価、対策検討	2
2.1 はじめに	2
2.2 基板・モジュールレベルの位置付け	2
2.3 取り扱いにおける ESD 損傷現象の ESD Model	3
2.4 電源 ON 状態での ESD 流入による Immunity 耐性	14
2.5 基板・モジュールレベルの ESD 保護設計手法としての SEED 設計手法	16
2.6 2017 年度当委員会活動概様と 2018 年度当委員会の活動目標	16
3. モジュールの ESD 損傷事例と ESD 試験方法	18
3.1 はじめに	18
3.2 モジュール品の ESD 損傷事例	18
3.2.1 事例 1 : デュアルオペアンプ[2]	18
3.2.1.1 サンプルと故障状況	18
3.2.1.2 CBE シミュレーションのための評価ボード	19
3.2.1.3 評価ボードによる CBE シミュレーション結果	20
3.2.1.4 PCB パワープレーンの面積効果	21
3.2.1.5 対策	22
3.2.1.6 結果の考察	22
3.2.2 事例 2 : DSP 集積回路[2]	24
3.2.2.1 サンプルと故障状況	24
3.2.2.2 故障解析結果	24
3.2.2.3 製品ボードの CBM シミュレーション	25
3.2.2.4 製品ボードの CBE シミュレーション結果	26
3.2.2.5 PCB の電源プレーンにはんだ付けされた多数の IC 電源ピンの効果	26
3.2.2.6 対策	27
3.2.2.7 結果の考察	27
3.2.2.8 結論	29
3.2.3 事例 3 : CDM 状の損傷による顧客での故障[7]	30
3.2.3.1 サンプルと故障状況	30
3.2.3.2 ボード帯電イベント (CBE) テスト	31
3.3 ボード帯電イベント試験 ¹⁰⁾	33
3.3.1 ボード帯電イベント試験の例	33
3.3.2 帯電ボードイベントの試験結果	35
3.4 ボード帯電イベント (CBE) 故障の識別と軽減化	36
3.5 まとめ	37
4. 基板実装・製品組立工程における静電気測定手法	38
4.1 はじめに	38
4.2 最適な静電気測定手法の提案	38
4.2.1 半導体デバイスの不良解析	38
4.2.2 静電気測定手法の検討	38
4.2.3 最適な静電気測定方法の課題と解決方法	39
4.2.3.1 電荷量から電圧への変換	39

4.2.3.2	連続的な電荷量測定	39
4.3	製品組立工程における測定結果及び改善事例.....	39
5.	基板・モジュール品の静電破壊の再現実験.....	41
5.1	はじめに	41
5.2	組立工程の ESD 管理.....	41
5.2.1	工程設計における ESD 管理.....	41
5.2.2	組立工程の ESD 故障事例について	41
5.3	基板・モジュール品の静電気実験.....	42
5.3.1	デバイスのチャージ電荷量の測定手法.....	42
5.3.2	雷撃によるプリント基板の破壊実験.....	44
5.4	まとめ	47
6.	まとめ	48
付録-A	電気機器組み立て工程の ESD/EMI 対策の最適化	49
A.1	はじめに	49
A.2	追加の ESD 管理の実施プロセス	49
付録-B	アセンブリラインにおける CDM に対する ESD 管理.....	51
B.1	製造工程における CDM 対策の基本.....	51
B.1.1	はじめに.....	51
B.1.2	CDM 保護の基本的考え方.....	52
B.1.3	プロセスとの関連でのリスク分析	53
B.1.3.1	理論的アプローチ	53
B.1.3.2	現場で例.....	56
B.1.3.2.1	自動化された半導体試験での CDM 故障.....	56
B.1.3.2.2	手動の半導体試験における CDM 類似故障.....	57
B.1.3.2.3	自動化管理ユニットのアセンブリラインにおける CBE 故障	57
B.1.3.2.4	携帯電話製造ラインにおける CBE 故障	58
B.1.4	結論.....	59
参考文献	59	
B.2	製造工程における CDM 対策の応用例.....	59
B.2.1	はじめに.....	59
B.2.2	プロセスの重要な経路の定義.....	60
B.2.3	移行ポイントでの測定.....	62
B.2.4	プロセス能力及び移行解析の実施.....	62
B.2.5	結論.....	68

1. まえがき

アセンブリ品やモジュールでの多くの ESD 故障は、プリント配線板（ボード）レベルで発生しているという証拠が増えており、この種の故障は、帯電ボードイベント（CBE）と呼ばれている。IC 単体の ESD 耐性（HBM 耐性や CDM 耐性）が強くとも、プリント基板に実装したモジュール内の IC は、同じ IC を個別に扱った場合の ESD 耐性レベルに比べ、より強かったり、弱かったりし、プリント基板の設計や IC の配置等に影響されることが知られている。一方、ESD 対策は、それぞれのプリント配線板（モジュール）に対応した固有の対策が必要で、共通の対策手法が無い状況である。また、プリント配線板（モジュール）レベルの標準的な ESD 耐性評価方法も未確立である。

また、IC 及びその他の ESD 敏感性部品を実装したアセンブリ品やモジュールが不良になると、単体の IC が不良になる場合に比べ、コスト上の損失が大きくなるので、不良発生を抑える ESD 管理が重要である。

このような状況から、一般財団法人 日本電子部品信頼性センター（RCJ）は、基板モジュール品レベルの ESD 対策検討委員会を設置し、文献調査を基に、調査・検討することにした。

2017 年度は、6 回の委員会を通して、まず基板モジュールレベルの取り扱い、組み立て工程における ESD 障害、ESD モデル提案等の公開文献を調査、検討した。その上で基板モジュールレベルがコンポーネントレベル、システムレベルの位置に対し、ESD モデルとしてどここの位置にあるものか、協議、検討した。また、ESD 試験方法として、現在検討されているモジュールレベルの試験方法を調査し、コンポーネントレベルの試験との相違や試験回路モデルなどについても検討した。本報告書は、これらの調査・検討した結果を中間報告としてまとめたものである。