

R-2024-RS-01

2024年度

故障物理研究委員会調査報告書

超ワイドバンドギャップパワー半導体の開発と信頼性課題、  
SiC パワー半導体の故障物理と信頼性保証、  
NBTI 現象と劣化モデル、及び圧電デバイスの基礎と信頼性

2025年3月

一般財団法人 日本電子部品信頼性センター



# 目次

まえがき .....	1
I. 超ワイドバンドギャップパワー半導体の開発と信頼性課題 .....	2
1. はじめに .....	2
2. UWBG パワー半導体の性能指数 .....	2
3. 種々の超ワイドバンドギャップ半導体材料の特徴と開発状況 .....	5
3.1 Ga <sub>2</sub> O <sub>3</sub> .....	5
3.1.1 Ga <sub>2</sub> O <sub>3</sub> の結晶成長技術 .....	6
3.1.1.1 β-Ga <sub>2</sub> O <sub>3</sub> のバルク結晶成長 .....	6
3.1.1.2 Mist-CVD 法による α-Ga <sub>2</sub> O <sub>3</sub> の成膜 .....	7
3.1.1.3 β-Ga <sub>2</sub> O <sub>3</sub> 薄膜のエピタキシャル成長 .....	8
3.1.2 β-Ga <sub>2</sub> O <sub>3</sub> 結晶中の点欠陥 [20] .....	8
3.1.2.1 酸素空孔 VO .....	8
3.1.2.2 Gallium vacancies (VGa) [26] .....	10
3.1.2.3 EXTRINSIC DEFECTS (不純物ドーピング) 浅いドナー不純物 .....	10
3.1.2.4 浅いアクセプタ準位—p 型 Ga <sub>2</sub> O <sub>3</sub> 作製の試み .....	10
3.1.2.5 深いアクセプタ不純物 .....	11
3.1.3 ヘテロ接合による Ga <sub>2</sub> O <sub>3</sub> ベースバイポーラデバイス構成 .....	12
3.1.3.1 p-NiOx/β-Ga <sub>2</sub> O <sub>3</sub> Heterojunction .....	12
3.1.3.2 p-SnO/β-n-Ga <sub>2</sub> O <sub>3</sub> .....	14
3.2 (Al <sub>x</sub> Ga <sub>1-x</sub> ) <sub>2</sub> O <sub>3</sub> (AGO) .....	14
3.3 ルチル型 GeO <sub>2</sub> (r-GeO <sub>2</sub> ) 系材料 .....	16
3.4 AlN および AlGa <sub>n</sub> 混晶 .....	17
3.5 ダイヤモンド .....	18
3.5.1 ダイヤモンドのドーピング .....	18
3.5.1.1 P 型ドーピング .....	19
3.5.1.2 n 型ドーピング .....	19
3.5.2 移動度 .....	19
3.5.2.1 電子移動度 .....	20
4. おわりに .....	21
第II部 SiC パワー半導体の故障物理と信頼性保証 .....	27
1. SiC パワー半導体の基礎と故障物理 .....	27
1.1 SiC パワー半導体の基礎 .....	27
1.1.1 序 .....	27
1.1.2 SiC パワー半導体開発の歴史 .....	28
1.1.3 SiC のパワーデバイスの性能指数 (Figure of Merit: FOM) .....	29
1.1.4 SiC パワーダイオードの基本構造 .....	31
1.1.5 JBS ダイオードの構造と動作 .....	33
1.2 SiC パワーMOSFET の代表的構造と特徴 .....	34

1.2.1	縦型 DMOSFET と UMOSFET ( U 字型トレンチ構造 MOSFET)	34
1.2.2	ボディードायオード	35
1.2.3	スーパージャンクション構造	36
1.3	ゲート酸化膜の欠陥 ( 界面トラップ, 界面近傍トラップ, 酸化膜中トラップ)	37
1.4	ゲート酸化膜の絶縁破壊メカニズム	40
1.4.1	内因性と外因性要因によるゲート酸化膜の降伏メカニズム	40
1.4.2	ゲートリーク電流のメカニズムと酸化膜トラップ生成	42
1.5	酸化膜経時破壊 (Time Dependent Dielectric Breakdown: TDDB)	44
1.6	バイアス温度不安定性 (Bias Temperature Instability: BTI)	45
1.6.1	SiC MOSFET のバイアス-温度不安定性, Si MOSFET との比較	45
1.6.2	スタティック BTI	46
1.6.3	V <sub>th</sub> シフトの時間応答 (速い回復成分とほぼ非回復成分)	48
1.6.4	V <sub>th</sub> シフトの温度依存性	50
1.6.5	AC BTI とヒステリシス	53
1.6.5.1	NBTI	53
1.6.5.2	ΔV <sub>th</sub> の回復特性	54
1.6.5.3	V <sub>th</sub> のヒステリシス	55
1.7	AC ストレスによる BTI	57
1.7.1	ユニポーラ AC スイッチング	57
1.7.2	バイポーラ AC スイッチング	59
1.8	ゲートスイッチング不安定性 (Gate Switching Instability: GSI), バイポーラダイナミック AC スイッチング (Bipolar dynamic AC Switching)	61
1.8.1	GSI の実使用条件での寿命推定方法	62
1.9	GSI のメカニズム	63
1.10	再結合促進欠陥反応モデルの詳細	65
1.11	おわりに	66
2.	SiC 信頼性試験規格の国際動向	72
	概要	72
2.1	序論	72
2.1.1	背景	72
2.1.2	標準化団体の構成	72
2.2	SiC 信頼性試験の基礎と重要性	72
2.2.1	SiC デバイスの特性	72
2.2.2	信頼性試験の必要性	73
2.3	国際的な信頼性試験規格の動向	73
2.3.1	IEC 規格	73
2.3.1.1	IEC の基本情報	73
2.3.1.2	IEC の目的と活動範囲	73
2.3.1.3	IEC の組織構成	75
2.3.1.4	IEC/TC47 (半導体デバイス委員会) の活動概要	75
2.3.1.4.1	TC47 の役割と目的	75
2.3.1.4.2	TC47 の主なワーキンググループ (WG)	75
2.3.1.5	TC47/WG8 の活動内容	75
2.3.1.5.1	WG8 の設立目的	75
2.3.1.5.2	WG8 が注力する主な活動分野	75

2.3.2 JEDEC 規格(アメリカ).....	76
2.3.2.1 JEDEC JC-70 の概要と位置付け .....	76
2.3.2.1.1 JC-70 の設立 .....	76
2.3.2.2 JC-70 の活動内容 .....	76
2.3.2.2.1 活動領域.....	76
2.3.2.2.2 主な標準化テーマ.....	77
2.3.2.2.3 JC-70 の活動成果 .....	77
2.3.3 AQC-324 規格(ヨーロッパ) .....	77
2.3.3.1 ECPE と AQC-324 の設立趣旨.....	77
2.3.3.1.2 LV 324 との関係と経緯.....	77
2.3.3.1.3 AQC-324 の発行年と改訂履歴 .....	78
2.3.4 CASA 規格(中国) .....	78
2.3.4.1 中国 CASA の概要 .....	78
2.3.4.2 CASA の主要目的 .....	78
2.3.4.3 CASA の活動範囲 .....	78
2.3.4.4 CASA の特徴.....	79
2.3.4.5 CASA 規格の現状 .....	79
2.3.4.5.1 CASA 規格の概要 .....	79
2.3.4.6 CASA 規格の動向 .....	79
2.3.4.6.1 最新動向 .....	79
2.3.4.7 規格統一への課題.....	80
2.3.4.8 今後の展望.....	80
2.3.5 JEITA 規格(日本).....	80
2.3.5.1 JEITA とは.....	80
2.3.5.2 役割と使命 .....	80
2.3.5.3 主な活動内容.....	80
2.3.5.4 JEITA の半導体信頼性技術委員会の概要 .....	81
2.3.5.4.1 委員会の設立背景 .....	81
2.3.5.4.2 委員会の主な役割 .....	81
2.3.5.5 半導体信頼性技術委員会 化合物パワーWG の活動内容.....	81
2.3.5.5.1 化合物パワーWG とは .....	81
2.3.5.5.2 化合物パワーWG 活動の重点分野 .....	81
2.4 SiC 特有の信頼性の課題と規格化動向 .....	82
2.4.1 高温動作寿命試験 (HTOL/TDDDB) 試験 .....	82
2.4.1.1 定電圧試験.....	82
2.4.1.2 ランプ式ブレークダウンテスト.....	82
2.4.1.3 段階的に増加するゲート電圧試験法 .....	83
2.4.1.4 初期寿命破壊試験 (マラソン試験) .....	83
2.4.2 Dynamic H3TRB 試験 .....	84
2.4.3 AC-BTI 試験 .....	85
2.4.3.1 AQC-324 QL-06a Dynamic gate stress (DGS).....	86
2.4.3.2 JEDEC JEP-195 .....	87
2.4.3.3 JEITA EDR-4713 Ed-E .....	88
2.4.4 SiC Power Cycle 試験 .....	90
2.4.4.1 Si 系デバイスの Power Cycle 試験規格 .....	90

2.4.4.2	SiC デバイスの Power Cycle 試験規格 .....	92
2.5	まとめ.....	93
3.	大規模な太陽フレアイベントと SiC パワー半導体による SEB の軽減 .....	94
3.1	はじめに.....	94
3.2	太陽活動と地球への影響 .....	94
3.2.1	地球の放射線帯による地上へ降り注ぐ放射線の防護.....	94
3.2.2	太陽活動の 11 年周期 .....	95
3.3	大規模な太陽嵐(スーパーstorm) .....	96
3.3.1	日本で過去に観測された大規模な太陽嵐 <sup>7)</sup> .....	97
3.3.2	大規模な太陽嵐の発生頻度と最近の傾向.....	98
3.3.2.1	過去の太陽嵐の発生 .....	98
3.3.3.2	2023 年に発生した太陽嵐発生 .....	99
3.3.3.3	2024 年 5 月 8 日～15 日に発生した大規模な太陽フレアとその影響 <sup>5)</sup> .....	100
3.3.3.3.1	太陽フレア .....	100
3.3.3.3.2	太陽高エネルギー粒子.....	101
3.3.3.3.3	社会への影響 <sup>13)</sup> .....	102
3.4	大規模太陽フレア発生と地上での中性子線環境への影響.....	102
3.4.1	平常期の高エネルギー中性子線数と発生メカニズム.....	103
3.4.2	大規模太陽フレア発生時の中性子線数増加現象(GLE)とこれまでの発生状況.....	103
3.4.2.1	2024 年 5 月に起きた大規模太陽フレア発生時の中性子線数.....	103
3.4.2.2	過去の大規模太陽フレア発生に伴う GLE 発生時期 .....	104
3.5	シングルイベントバーンアウト(SEB)現象.....	107
3.5.1	中性子線入射による電荷発生機構.....	107
3.5.2	パワーMOSFET のシングルイベントバーンアウト(SEB) .....	108
3.5.2.1	Si MOSFET の SEB.....	108
3.5.2.2	SiC MOSFET の SEB.....	108
3.5.3	測定方法.....	110
3.5.3.1	中性子線発生装置.....	110
3.5.3.2	試験方法.....	111
3.5.3.3	試験結果の解析 .....	113
3.5.3.3.1	解析手順 <sup>15)</sup> .....	113
3.5.3.3.2	解析例.....	114
3.5.3.4	SEB 発生率(FIT)- バイアス関係のユニバーサル曲線.....	115
3.6	代表的な照射実験結果 .....	116
3.6.1	Asai 等の実験.....	116
3.6.2	Akturk 等の実験.....	117
3.6.3	Felgemacher 等の実験 .....	118
3.7	大規模フレア発生時のパワーデバイスの SEB 発生確率 .....	120
3.7.1	各種デバイスの中性子線 SEB 発生確率.....	120
3.7.2	中性子線環境と各種デバイスの中性子線 SEB 発生確率の推定 .....	121
3.8	SEB 軽減策 .....	122
3.8.1	ディレーティング手法 .....	123
3.8.2	各種構造の SiC MOSFET の SEB 耐性 .....	123
3.8.2.1	試料と照射施設 .....	123
3.8.2.2	実験方法.....	124

3.8.2.3 実験結果.....	125
3.9 まとめ.....	126
III. NBTI 現象と劣化モデル.....	129
1. はじめに.....	129
2. NBTI の劣化現象.....	129
2.1 表面チャンネルと埋込みチャンネル PMOS FET.....	130
2.2 NBTI の回復現象.....	131
3. NBTI の測定方法.....	132
3.1 SMS(Stress Measure Stress)測定法 (DC 測定法).....	132
3.2 On The Fly 法(OTF 法).....	134
3.2.1 $G_m$ 測定法.....	134
3.2.2 $I_{Dlin}$ 測定法.....	135
3.3 FAST 測定法.....	136
3.3.1 Fast I-V( $I_D$ - $V_G$ )測定法.....	136
3.3.2 Fast $V_T$ (Direct $V_T$ )測定法.....	137
3.3.3 FAST 測定ユニットを用いた測定.....	138
3.3.4 測定法の比較.....	138
4. NBTI の劣化モデル.....	140
4.1 酸化膜中の欠陥と界面準位の役割.....	141
4.2 従来のモデルの問題点.....	142
4.2.1 回復の温度依存性.....	142
4.2.2 回復のバイアス依存性.....	142
4.3 微小トランジスタによる NBTI 回復特性.....	143
4.3.1 微小トランジスタの回復特性.....	143
4.3.2 TDDS 法による回復特性の分析.....	145
4.4 正孔トラップモデル(欠陥中心モデル).....	149
4.4.1 Two-Stage Model の劣化メカニズム.....	149
4.4.1.1 ステージ 1.....	150
4.4.1.2 ステージ 2(図 35).....	150
4.4.2 回復成分の劣化モデル.....	151
4.4.2.1 酸化膜中への正孔注入メカニズム.....	151
4.4.2.2 2重 Well モデル.....	152
4.4.2.3 Non-radiative Multi Phonon (NMP)モデル.....	154
4.4.2.4 Multi State NMP モデル.....	155
4.4.2.5 水素関連欠陥の役割.....	159
4.4.3 非回復要素(Permanent parts)の劣化メカニズム.....	160
4.4.3.1 Two stage model (Stage 2).....	160
4.4.3.2 Gate Side Hydrogen Release model (GSHR model).....	161
4.4.3.3 拡散-反応(Reaction -Diffusion)モデルによる界面準位の生成.....	162
4.4.3.4 非回復成分(界面準位)の熱処理による回復.....	162
4.5 拡散-反応(Reaction-Diffusion)モデルベースの劣化モデル.....	163
4.5.1 拡散-反応モデルに基づく NBTI の劣化回復メカニズム.....	163
4.5.1 Transient Trap Occupancy Model (TTOM).....	165

5. まとめ.....	168
IV. 圧電デバイスの基礎と信頼性.....	171
1 圧電材料の基礎.....	171
1.1 圧電材料の歴史.....	171
1.2 材料と応用.....	172
1.3 強誘電体の特性.....	173
1.4 PZT の結晶構造.....	173
1.4.1 結晶構造.....	174
1.4.2 粒界及びドメイン構造.....	174
1.5 近年の圧電素子の適用例.....	175
1.5.1 圧電マイク(ピエゾマイク).....	175
1.5.2 圧電スピーカー(ピエゾスピーカー).....	175
1.5.3 MEMS LiDAR.....	176
2 PZT の信頼性課題.....	176
2.1 「Piezo の信頼性に関する一般的な概念」.....	176
2.2 PZT の故障メカニズム全容.....	176
2.3 PZT の経時絶縁破壊.....	178
2.3.1 酸素欠損や鉛欠損の移動と電極近傍での蓄積.....	178
2.3.2 電場誘起クラック.....	179
2.3.3 膜厚方向の Zr/Ti の濃度分布による絶縁破壊劣化の抑制 <sup>10)</sup> .....	179
2.4 応力起因故障.....	180
2.4.1 発生応力による寿命の違い.....	181
2.4.2 圧電膜中の発生クラック.....	181
3 今後の MEMS の信頼性研究.....	182
まとめ.....	183

## まえがき

半導体技術の進展は急速であり、継続して新技術が開発されている。このような新しい技術により開発された半導体の信頼性を確保するためには、半導体の設計・製造プロセスの開発段階で信頼性を作り込むことが重要となっている。そのためには、各種故障モード及び故障メカニズムを解明し、早急に対策を立てていく必要があり、半導体故障物理の研究が益々重要視されるようになってきている。このような背景から、一般財団法人日本電子部品信頼性センターは、40年以上にわたり、半導体メーカ、研究所、大学などから故障物理の専門家にお集まりいただき、研究会を組織して、最新半導体デバイスで問題となる信頼性問題について調査・研究を進めてきている。取り上げるテーマは、その時代の最先端の半導体技術であり、その故障物理の調査研究を行い、成果を公表してきている。

最近注目されている半導体技術は、省電力の要請に伴う、変換効率の高いSi以外のSiCやGaN材料のパワー半導体の開発である。故障物理委員会も、この次世代パワー半導体を取り上げ、その故障物理に注目し調査研究を進めている。

本資料の第I部では、実用化が進んでいるSiCやGaNパワー半導体以外で、今後開発が進むと期待されているGa<sub>2</sub>O<sub>3</sub>やダイヤモンド等のパワー半導体材料として有望視されている材料の基礎特性についてまとめた。

第II部では、最初に、SiCパワー半導体の最新の故障物理について説明している。SiC/SiO<sub>2</sub>界面特性は、Si/SiO<sub>2</sub>界面特性に比べ、界面トラップ（界面準位）、界面近傍トラップ及び、酸化膜内部トラップの欠陥密度が高く、かつ、エネルギー準位、キャリア捕獲、放出時定数などが様々な特性を持つアンサンブル欠陥で、これらの欠陥に起因するMOSFET特性劣化が複雑な様相を呈する。本報告では、これらの複雑なSiC/SiO<sub>2</sub>界面特性に基づく種々の故障モードとメカニズムについてレビューした。一方、これらの複雑な挙動を的確に評価する信頼性試験方法の開発も重要である。但し、この複雑な挙動を反映して、各種試験方法が提案されているが統一されていない。このような状況と国際標準化活動についてまとめた。さらに、SiCパワーMOSFETは特性変動問題の他に、地上に降り注ぐ中性子線によるシングルイベントバーンアウト（SEB）も問題視されている。その試験方法、SEB発生メカニズムと対策方法をまとめた。特に、SiCパワーデバイスは、Siパワーデバイスに比べ、SEB発生確率が2桁低く、SEB対策として有効であることを指摘した。

第III部は、CMOS LSIのNBTI（負バイアス温度不安定性）現象とモデルの変遷について解説した。pMOSのNBTIは長年CMOSの信頼性問題として注目されてきたが、その発生メカニズムも、長年議論されきた。最近では、2つのモデルへ集約されつつあり、最新の実験結果とモデルの融合性などについてまとめた。

第IV部では、新たなテーマとして、各種電子機器に多数個使用されている圧電素子の基礎と信頼性についてまとめた。圧電素子とは、印加された外力により発生した応力を電気に変換する、または印加された電気で発生した応力を外力に変換する素子であり、結晶、セラミックス、薄膜（無機/有機）と多様な材料が使用されている。それらの基礎物性と信頼性についてまとめた。

以上のように、本資料は、SiCパワー半導体デバイスを中心に、多くのテーマについて解説している。この分野で活躍している皆様に、本資料が参考になれば幸いである。