

R-2022-M-01

2022年度

基板・モジュール静電気対策検討委員会  
調査報告書

2023年3月

一般財団法人 日本電子部品信頼性センター



## 目 次

1. まえがき .....	1
2. 電子部品、電子機器における静電気障害、試験、評価方法.....	2
2.1 各対象物レベルの静電気放電 (ESD) モデル(Model)、公的試験方法、工程管理方法の現状.....	2
2.2 静電気関連の公的試験標準、規格の位置付け、推移.....	5
2.2.1 はじめに .....	5
2.2.2 規格の概要・変遷 .....	6
2.2.2.1 HBM ESD 試験規格.....	6
2.2.2.2 MM ESD 試験規格.....	9
2.2.2.3 CDM ESD 試験規格.....	11
2.2.2.4 まとめ .....	14
3. Floating 状態(取扱い)基板・モジュールレベル ESD 耐性(CBE 障害).....	15
3.1 CBE 現象分析.....	15
3.1.1 CBE 障害事例からの放電経路による放電波形依存と破壊現象.....	15
3.1.1.1 CBE 障害事例と分析.....	15
3.1.1.2 CBE(Charged Board Event)のまとめ.....	20
3.1.2 PCB 狭ギャップ火花放電現象 .....	21
3.1.3 CBE 自動試験装置を用いた試験について.....	23
3.1.3.1 試験用基板 .....	23
3.1.3.2 基板状態による放電波形.....	25
3.1.3.3 基板状態による放電時の半導体の破壊現象および解析.....	27
3.1.3.4 まとめ .....	29
3.2 製造工程における CBE 取扱い静電気障害事例、対策及び静電気測定技術、除電方法 .....	30
3.2.1 基板組立工程静電気障害と対策事例.....	30
3.2.1.1 背景 .....	30
3.2.1.2 ESD による破壊モデル.....	31
3.2.1.3 半導体デバイスの不良解析.....	31
3.2.1.4 静電気測定手法の検討 .....	32
3.2.1.5 静電気測定手法の課題と解決方法.....	32
3.2.1.5.1 電荷量から電圧への変換.....	32
3.2.1.5.2 連続的な電荷量測定.....	33
3.2.1.6 対策事例 .....	33
3.2.1.6.1 はんだ印刷機での対策事例.....	33
3.2.1.6.2 製品組立工程における対策事例.....	34
3.2.1.6.3 管理不足のために発生した静電気不具合.....	35
3.2.1.7 静電気教育の必要性 .....	35
3.2.1.8 まとめ .....	36
3.2.2 パネルモジュールの取扱いにおける静電気障害事例.....	37
3.2.2.1 パネルモジュール検査工程取扱いによる ESD 発生メカニズム .....	37
3.2.2.2 パネルモジュール検査工程における ESD 発生がドライバ IC を損傷 .....	38
3.2.3 静電気対策に必要な静電気測定.....	40
3.2.3.1 はじめに .....	40
3.2.3.2 静電気測定で測定する主な物理量.....	40
3.2.3.2.1 電位 (V ) .....	40

3.2.3.2.2	電荷量 ( Q )	40
3.2.3.2.3	静電容量 ( C )	40
3.2.3.2.4	抵抗 ( R )	40
3.2.3.2.5	電流 ( I )	40
3.2.3.3	静電気に関する基本的な測定方法と注意事項	40
3.2.3.3.1	電位の測定	41
3.2.3.3.1.1	静電気用電圧計の使用上の注意事項	42
3.2.3.3.2	電荷量の測定	47
3.2.3.3.2.1	ファラデーケージを用いた電荷量測定の注意事項	48
3.2.3.3.3	静電容量の測定	49
3.2.3.3.3.1	静電容量測定の注意事項	50
3.2.3.3.4	抵抗の測定 <sup>1)</sup>	51
3.2.3.3.4.1	抵抗測定の概要	51
3.2.3.3.4.2	固体の表面抵抗の測定例と表面抵抗率の計算	52
3.2.3.3.4.3	固体の体積抵抗の測定例と体積抵抗率の計算	53
3.2.3.3.4.4	5 ポンド電極を使用した抵抗測定例	55
3.2.3.3.4.4.1	作業台表面の漏洩抵抗の測定	55
3.2.3.3.4.4.2	床の漏洩抵抗の測定	56
3.2.3.3.4.4.3	椅子の抵抗の測定	56
3.2.3.3.4.4.4	作業者の漏洩抵抗測定	57
3.2.3.3.4.4.5	抵抗測定の注意事項	58
3.2.3.3.5	電子産業分野での静電気管理のための静電気測定方法の提案	58
3.2.3.3.5.1	静電気管理用専用の静電気測定器の使用	58
3.2.3.3.5.2	静電気管理のための静電気測定方法の提案	59
3.2.3.3.5.2.1	電位と電荷量の関係	59
3.2.3.3.5.2.2	静電気管理のための測定データを記録する上での注意事項	65
4.	電子システムにおける外乱ノイズ耐性、基板・モジュールレベルの保護対策	66
4.1	基板・モジュールレベル HMM 試験方法と IEC 61000-4-2 の位置付け	66
4.1.1	はじめに	66
4.1.2	HMM テストの概要と問題点	67
4.1.3	ESD SP5.6-2019 (ヒューマンメタルモデルの標準技法) の内容	69
4.1.3.1	HMM テストの目的と対象とするコンポーネント	69
4.1.3.2	HMM テスト装置	69
4.1.3.3	テストセットアップ	70
4.1.3.4	テストと波形検証	73
4.1.3.4.1	テスト手順	73
4.1.3.4.2	波形完全性検証の測定手順	74
4.1.3.4.3	テストボードの説明	75
4.1.3.4.4	電力供給無しボード	76
4.1.3.4.5	電力供給ボード及びテストレベル	76
4.1.3.5	故障判定基準と文書化	77
4.1.3.6	附属書 A (情報) : 電流プローブ	78
4.1.4	HMM テストのラウンドロビン実験による再現性と反復性の検証	80
4.1.4.1	第 1 回目のラウンドロビン実験	80
4.1.4.1.1	テスト方法	80
4.1.4.1.2	結果	81

4.1.4.1.3	まとめと結論 .....	82
4.1.4.2	第2回目のラウンドロビン実験.....	83
4.1.4.2.1	実験方法 .....	83
4.1.4.2.2	実験結果 .....	85
4.1.4.2.3	まとめと結論 .....	88
4.1.4.3	第1回目と第2回目のラウンドロビン実験結果のまとめ.....	89
4.1.4.4	第3回目のラウンドロビン実験.....	89
4.1.4.4.1	ESD ガンの再現性.....	89
4.1.4.4.2	再現性と経時的ばらつき.....	90
4.1.4.4.3	ESD ガンによるばらつき .....	91
4.1.4.4.4	考察と結論 .....	94
4.1.5	デバイスのHMMテスト(システムレベルテスト)で観察される故障の例.....	95
4.1.6	まとめ .....	97
(1)	HMMテスト方法とIEC 61000-4-2テスト方法の比較.....	97
(2)	HMMテストの再現性の問題 .....	98
(3)	HMMテスト結果の解釈上の注意点.....	98
4.1.7	追記(ICにESDガンテストを要求している例) .....	99
4.1.7.1	IEC 62228 シリーズ規格の概要 .....	99
4.1.7.2	PSIS トランシーバ(IEC 62228-6:2022)のESD免疫テスト.....	100
4.1.7.2.1	適用範囲 .....	100
4.1.7.2.2	一般 .....	100
4.1.7.2.3	ESD テストボード.....	101
4.1.7.2.4	ESD テスト方法.....	103
4.2	システム挿入状態(電源ON/OFF)における基板・モジュールレベルESD保護設計.....	107
4.2.1	ESD規格の準拠を保証しないTLP解析の重要性.....	107
4.2.1.1	はじめに .....	107
4.2.1.2	TLPの解析手法とは? .....	107
4.2.1.3	TLPテスト手法と測定結果の考察 .....	109
4.2.1.4	TVSとTLPを使用するための予備知識.....	111
4.2.1.5	スナップバック特性を持つTVSとは? .....	112
4.2.1.6	スナップバック特性のTVSの注意点とその選択基準 .....	114
4.2.1.7	ダイナミック抵抗(Rdyn).....	114
4.2.1.8	ICを守るTVSの選択手順.....	116
4.2.1.9	システムレベル解析-誰が誰を保護するのか? .....	117
4.2.1.10	一貫性と再現性 .....	118
4.2.1.11	まとめ .....	118
4.2.2	高速インターフェースのTVS選定注意点とさらなる高速化の手法.....	119
4.2.2.1	使用半導体に合わせたTVSの選択 .....	121
4.2.2.2	高速IO向けのTVSパッケージ.....	123
4.2.2.3	最近の半導体ICの高速化とTVS.....	124
4.2.2.4	さらなる広帯域化の手法.....	125
4.2.2.5	アンチパッド手法 .....	126
4.2.3	SEED設計の課題(事例紹介を含む) .....	127
4.2.3.1	TLPデータによるESDガン試験耐性設計の課題.....	127
4.2.3.2	複数のTLPパルスを用いたSEED設計.....	128
4.2.3.3	過渡特性を持つデバイスのIV特性と電圧/電流波形.....	132

4.2.3.4	電源 ON/OFF でのデバイス動作の違いによる保護効果の差分について .....	133
4.2.4	基板モジュールレベル、ESD 耐性とノイズ耐性との関係調査（事例紹介を含む） .....	139
4.3	ESD ノイズ誤動作・Immunity .....	143
4.3.1	ノイズ誤動作現象における ESD Immunity の位置付け .....	143
4.3.2	モバイル機器（携帯電話）を用いた ESD 流入現象／デバイス動作の追加調査、分析 .....	144
4.3.3	モニタ基板、Sim 等を用いた ESD ノイズ誤動作現象の調査、分析 .....	150
5.	コンポーネントレベル ESD 保護設計が基板・モジュールレベル ESD 保護設計へ与える影響 .....	152
5.1	コンポーネントレベル ESD 保護設計とモジュールレベルの ESD 保護設計について .....	152
5.1.1	コンポーネントレベル ESD とシステムレベル ESD .....	152
5.1.2	コンポーネントレベル ESD 耐量の変遷 .....	152
5.1.3	コンポーネントレベル ESD 設計について .....	153
5.1.4	ESD 設計 Window と動作保証との関係 .....	153
5.1.5	TLP (Transmission Line Pulse) .....	154
5.1.6	TLP 特性データの限界 .....	155
5.1.7	RC タイマーESD 保護 .....	155
5.1.8	RC タイマーESD 保護とその考え方 .....	155
5.1.9	RC タイマーESD 保護における ESD 設計 Window と動作保証との関係 .....	156
5.2	モジュールレベルでの SEED 保護設計の注意点と事例紹介 .....	158
5.2.1	過渡応答特性と SEED 設計 .....	158
5.2.2	電源 ON と OFF で異なるコンポーネント保護回路特性を持つ場合の事例 .....	159
5.2.3	コンポーネント ESD 保護回路やモジュール部品が過渡応答特性を持つ場合の事例 .....	161
6.	まとめ .....	163
附属書 ESD 現象分析技術、解析技術の調査、検討 .....		164
A.1	ESD 現象の可視化技術 .....	164
A.1.1	集束音波利用による静電気帯電分布可視化技術 .....	164
A.1.2	ESD 発生箇所分析技術 .....	165
A.1.3	UV(Colona) Camera による ESD 可視化技術 .....	166
A.1.4	ESD スキャン法 .....	167
A.2	ESD の伝播経路の解析技術 .....	168
A.2.1	THEM Lock in 解析手法 (Thermal Emission Microscopy using Lock-in Technique) .....	169
A.2.2	TRIEM 法 .....	170
A.2.3	基板／モジュールレベルでの ESD Path 分析技術 .....	172

## 1. まえがき

一般財団法人日本電子部品信頼性センター（RCJ）では、基板・モジュールの静電気対策を検討する委員会を2017年度に設置し、現在まで文献調査、報告書の技術的検討、実験的検証等を中心に研究調査活動をしてきました。

本委員会設置、研究調査活動実施の背景は、以下の通りです。

アセンブリ品やモジュールレベルでのESD故障は、デバイス単体レベルでHBMやCDM耐性が強くても、プリント配線板（ボード）の組立工程や実際の使用で故障が発生するとの報告が多く、この種の故障は、帯電ボードイベント（CBE）と呼ばれています。ESD対策は、アセンブリ品やモジュールそれぞれに対応した固有の対策が必要で、共通の対策手法が無い状況です。また、単体レベルでは、HBMやCDM試験方法が標準化され、システムレベルでは、IEC 61000-4-2のESD試験方法が標準化されていますが、デバイスとシステムの間位置づけられるアセンブリ品やモジュールレベルのESD試験方法は、未確立です。

また、IC及びその他のESD敏感性部品を実装したアセンブリ品やモジュールが不良になると、単体のICが不良になる場合に比べ、コスト上の損失が大きくなるので、不良発生を抑えるESD管理が重要です。

このような状況から、RCJは、半導体デバイス設計、アセンブリ品やモジュールの設計・製造、デバイス・モジュールの試験評価を担当する多くの幅広い専門家からなるESD対策検討委員会を設置し、2017年度から検討を進めてきました。委員会活動初期の検討結果の報告は、H30年度報告書としてまとめました。本報告書は、その後の検討結果をまとめたものです。検討内容も幅広く、またより深く考察した内容になっています。この分野でご活躍なされている皆様の一助になれば幸いです。