

R-60-E S-01

半導体デバイスの静電気破壊
現象とその評価方法に関する
調査研究成果報告書〔II〕

昭和61年 3 月

財団法人 日本電子部品信頼性センター

序 文

半導体の微細加工技術の進歩により、LSIなどの半導体デバイスの性能は、ますます高性能化しております。

しかしながら、これらのデバイスは、一般に静電気などの過電圧に極めて弱く、正しい使い方をしない場合には、折角の高性能の機能が破壊したり、劣化を起し、信頼性の確保に支障すると聞いております。

そこで、当センターでは、静電気による半導体デバイスの劣化、破壊の現象並びにメカニズムの解明とその標準的な試験方法や評価方法の確立のため、昭和59年度に引き続いて昭和60年度も小型自動車等機械振興資金の補助を受けて、調査研究事業を実施いたしました。

ここに本年度の成果をとりまとめ、報告書を作成いたしました。本報告書が広く関係各方面のご参考となり、活用されることを心から期待いたします。

なお、本事業を遂行するにあたり、当センターで組織いたしました「静電気対策委員会」村崎憲雄委員長を始め、委員の皆様のご多大のご尽力に対し厚くお礼申し上げます。

昭和60年3月

財団法人日本電子部品信頼性センター

理事長 高 木 昇

研究成果の概要

前年度にひきつづき、 $100\text{ pF}-1.5\text{ K}\Omega$ と $200\text{ pF}-0\Omega$ のいずれが人体帯電のモデルとして静電気耐性の認定試験に有効であるかという課題が、今年度も主要課題の一つとして検討された。

諸種の資料を集積し、その内容を委員会で検討した結果、いずれの試験法も認定試験としての必要条件を充たしてはいるが、十分条件に欠けるところがあるということになった。また、昨年以降に公表された試験法に関するいずれの資料も十分条件に欠けていることが指摘され、従来どおりの試験法を続行することが無用の混乱を生じないであろうという見解におちついた。

調査研究の具体的内容については、以下に、各委員により問題点が整理された。しかし、ESD、EOSの発生モードの多様化に一つの試験法のみで対応し得るのかという認定に関する基本課題に対しては、人体モデルに固執することなく、今後、増加する可能性の高い損傷モードも包含しうる試験法を目指すという観点から $100\text{ pF}\cdot 1.5\text{ K}\Omega$ と $200\text{ pF}\cdot 0\Omega$ の回路を評価する方が発展的であるという意見が多かった。

昨年度は、パッケージ帯電を損傷源として試験しなければならないという知見が示された。今年度は、電界破壊の実例が示され、高抵抗部ほど損傷しやすいという事実が承認された。なお、この事例が端緒となって、静電誘導破壊と電界破壊についても耐性評価が必要ということになった。

以上の他に、人体モデルとして 100 pF または 200 pF が採用された理由も探索され、現象としての人体帯電を見直す必要があることを示唆するつぎの実験が報告された。

- (1) 電位の遅延上昇性：作業終了後の人体電位は時間とともに減少すると一般に信じられている。しかし、場合によっては、作業終了後も人体電位が数分間上昇する。
- (2) 電位の反転：作業中に正電位であっても作業終了と同時に電位は降下し、0電位を経て負電位に再上昇する場合、およびその反対の場合がある。
- (3) 見かけ電位の0：作業中は0電位であるが、作業終了後に上昇する。
- (4) 人体容量 100 pF の信頼性：過渡現象としての静電気放電が示す人体容量と、静的な人体容量とは異なるというデータがある。
- (5) 個体差の存在：放電エネルギーは被験者によって大幅に変化する。
- (6) 人体半導体説：被服を含めた人体が空間電荷界に対しては整流器類以の特性がみうけられ、放電時の抵抗は $\text{K}\Omega$ 以上との実験がある。

デバイスの耐性増強が要望されるが、一方では微細化と高機能化が強く要求され、相矛盾する二つの要求に答える努力をメーカは続けてきた。しかし、スクーリングの法則が過去の実績で証明されている以上、デバイスのみ耐性向上を依存すると、結果としてシステムの価格上昇を生じる。ICの

静電気耐性は、品質管理・品質保証・信頼性向上というそれぞれの時代の評価意識で試験されてきた。現在は、製品責任の明確化として信頼性が議論されるようになってきた。評価意識が変わると、同じ試験法で同じ結果を得ても判断基準が変わる。全体の流れとしては、社会通念の変化に対応して、メーカーとユーザの責任分担区分を経済的な合理性にもとづいて相互協定し、そこから認定試験としての試験法の規格化に着手することが望ましいと考えている。このような理想が実現される為には、損傷事例・対策コスト・対性付点技術の限界等についてメーカーとユーザが資料交換を可能化する空気を育成することが必要とおもわれる。

静電気損傷源となる帯電体としては、パッケージ、工程で使用される各種資材・包装・人体・床・周辺機器が含まれる。また、静電気以外のエネルギーが現場では等価的に重畳される場合もある。すなわち、静電気とは、現場が有する有害な環境因子の一つであると位置づけることが必要で、耐性評価試験には、従来の延長としてのICの耐性認定の他に、環境要素の側に許容しうる静電気発生量の上限值を設定する必要がある。ICカードのように、不特定多数の環境下で使用されるデバイスが今後ますます増加する。IC応用製品とICとが共通使用できる静電気耐性試験法が具備すべき条件の明確化と環境静電気の上限值設定とが次年度に繰越されることになった。

昭和61年3月

静電気対策委員会委員長

村 崎 憲 雄

目 次

序 文

昭和60年度静気対策委員会構成表

研究成果の概要

1. 内外の静電気破壊評価の技術動向調査	1
1.1 国外の動向	1
1.1.1 デバイスの静電気放電モデルの分類	1
1.1.2 デバイスの帯電について	1
1.1.3 デバイス帯電モデルについて	8
1.1.4 静電誘電モデルについて	14
1.1.5 MOS型デバイスに於ける静電気破壊の不良メカニズムと不良解析法	16
1.1.6 VLSI時代の新不良メカニズム	18
1.1.7 静電気帯電及びダスト・コントロールのためのルームイオン化システム	20
1.2 国内の動向	23
1.2.1 静電気破壊試験方法の動向	23
1.2.2 人体帯電モデル試験器の問題	26
2. 電子機器のESD評価方法	31
2.1 まえがき	31
2.2 試験回路の種類	32
2.3 電子機器に対する内外のESD規格	34
2.3.1 公的ESD規格の内容紹介	34
(1) DOD-HDBK-263-1980	34
(2) IEC Publ. 801-2	37
(3) VL-217-1978	45
(4) MIL-STD-1541	45
(5) IEC Publ. 65-1976	47
2.4 ESD試験とその評価の注意事項	48
2.4.1 ESDシミュレーション	48
2.4.2 ESD試験評価は電圧だけでは決まらない	48
2.4.3 一般に電子機器の性能劣化に対する限界を配慮すべきこと	48

2.4.4	作業者が通常操作する全ての面にESD試験を実施すること。	48
2.4.5	試験電圧は低レベルから徐々に上げて行くべきこと	49
2.4.6	ESDインパルスの周波数帯域は非常に広い	50
3.	静電気破壊対策と評価の実際	53
3.1	半導体デバイスの静電気破壊評価に関するQ & A	53
(1)	半導体デバイスの静電気破壊現象に関して	53
(2)	静電気耐性とデバイス構造に関して	58
(3)	内外の静電気破壊試験方法に関して	63
(4)	静電気耐性評価方法の諸問題に関して	66
(5)	半導体デバイスの取扱い上の注意事項に関して	70
(6)	今後の課題に関して	71
(7)	その他について	71
3.2	静電気破壊対策の一般的注意事項	73
3.2.1	半導体デバイスと静電破壊	73
3.2.2	対策事例の分類について	76
3.2.3	使用上の注意事項	77
3.2.4	取扱い上の対策事例	81
4.	静電気破壊対策と評価の今後の諸問題	93
4.1	ICパッケージの多様化と静電破壊	93
4.1.1	まえがき	93
4.1.2	ICカード	93
4.1.3	まとめ	97
4.2	デバイスの静電電界中における破壊現象とその評価	98
4.2.1	まえがき	99
4.2.2	電場誘導モデル	101
4.2.3	実デバイスの場合	101
4.2.4	試験方法の検討	102
5.	結 言	103