

R-13-ES-01

平成13年度

静電気研究委員会研究成果報告書

— 電子デバイスのESD障害防止対策
及び静電気測定器活用ガイド —

平成14年3月

財団法人 日本電子部品信頼性センター

序 文

昭和59年度に、半導体デバイスメーカー及び機器・システムメーカーの信頼性を担当されている方々からの強い要請により、「静電気対策委員会」を当センターに設置いたしました。以来、「静電気研究委員会」と名称は変わりましたが、静電気放電に敏感な半導体デバイスや機器・システムなどに対する静電気対策の調査・試験研究を行ってまいりました。

一方、国際的にも、IECにおいて1995年10月のダーバン総会で、静電気対策に関する国際規格作成を担当する第101専門委員会（TC 101/静電気）の新設が決議されました。我が国もこのTC 101にPメンバーとして参加することになり、その国内審議を当センターが担当することになりました。これも、静電気対策委員会からの実績が高く評価されたものと認識しております。

平成13年度は、主に最新半導体デバイス製造現場における静電気対策、及び電子デバイス・電子機器製造現場における静電気対策を図る上で基本となる静電気測定のための静電気測定器の活用に着目し、内外文献調査を中心として最近の技術動向を調査することを目標に活動してまいりました。ここに、その報告書を取りまとめましたので、広く関連業界の方々及びIEC TC 101における国際規格審議などにご活用頂ければ幸いです。

終わりに、本報告書の作成、取りまとめにご尽力頂きました静電気研究委員会の村崎憲雄委員長を始め、委員の皆様には厚くお礼申し上げます。

平成14年3月

財団法人 日本電子部品信頼性センター
理事長 古口 榮男

平成13年度静電気研究委員会成果報告書

目次

序文

平成13年度静電気研究委員会構成表

1. 序言	1
2. 静電気対策における接地の意味とその効用	2
2.1 個別接地と統合接地	2
2.2 静電気対策用接地	4
2.3 静電気対策としての接地システム構成の条件	5
3. 半導体デバイスの静電気現象と静電気対策	6
3.1 ESD 保護素子の種類と設計パラメータ	6
3.1.1 ESD 保護素子の電气的特性	7
3.1.2 ESD 保護素子の I-V 特性	7
3.1.3 ESD 保護素子の種類	8
3.1.4 ESD 保護素子	10
3.1.4.1 MOS トランジスタ	10
3.1.4.2 NMOS トランジスタ+抵抗集積型	17
3.1.4.3 PN ダイオード/寄生 vertical PNP	19
3.1.5 その他の設計パラメータ	20
3.1.5.1 電源・GND 配線長	20
3.2 先端デバイス関連の静電気破壊現象	22
3.2.1 サリサイドプロセスと SOI 関連の静電気放電現象	22
3.2.2 Cu 配線プロセスの静電気耐性	28
3.2.3 SiGe HBT 技術の ESD 耐性	30
3.3 TLP 法を用いたスナップバック動作解析による保護回路設計例	32
3.3.1 はじめに	32
3.3.2 TLP 測定法について	32
3.3.3 観測波形の分析方法例について	33
3.3.4 TLP 解析を用いた保護回路設計技法	34
3.3.5 ソフト接地ゲート NMOS MFT	34
3.3.6 ドミノ型 MFT	35
3.3.7 まとめ	37
3.4 保護回路設計・ESD 現象解析におけるシミュレーション技術	38
3.4.1 背景	38
3.4.2 ESD シミュレーション技術の概要	38
3.4.2.1 回路シミュレーションによるチップレベル解析	38
3.4.2.2 MOS スナップバックのモデル化の検討	45
3.4.2.3 多次元シミュレーターによる熱解析シミュレーションの事例 (1)	48
3.4.2.4 熱解析シミュレーションの事例 (2)	50
3.4.2.5 ESD シミュレーション技術の目標	55
3.4.3 まとめ	56
3.5 今後の課題	57
3.5.1 デバイスの ESD 耐性評価と工程管理基準の課題	57
3.5.1.1 ESD 耐性試験方法の課題	57
3.5.1.2 工程内での ESD 現象と工程管理基準の課題	58
3.5.1.3 セット組立て工程内での静電気対策の課題	60
3.5.2 半導体後工程における ESD 対策	62
3.5.2.1 ESD 発生源または ESD 発生電圧の測定	62

3.5.2.2	各種工程の ESD 現象解析例.....	63
3.5.3	作業台の放電時間のコントロール	66
3.5.3.1	はじめに	66
3.5.3.2	人体及び移動に基づく放電時間の上限（最長時間）の決定.....	66
3.5.3.3	エネルギーの考慮に基づく放電時間の下限（最短時間）の決定.....	67
3.5.3.4	マット材料.....	68
3.5.3.5	グラウンドストラップ	69
3.5.3.6	まとめ.....	69
4.	静電気測定器活用ガイド.....	71
4.1	静電気測定器概要.....	71
4.1.1	静電気測定器.....	71
4.1.2	電界測定と電荷量測定.....	71
4.2	電界計と表面電位計の種類と動作原理.....	72
4.2.1	電界計の種類.....	72
4.2.1.1	振動電極方式の測定原理.....	72
4.2.1.2	回転セクタ方式.....	74
4.2.2	表面電位計.....	75
4.2.2.1	D.C.フィードバック型.....	75
4.2.2.2	A.C.フィードバック型.....	76
4.2.3	校正用電極形状と表示電圧.....	77
4.2.3.1	測定距離と表示電圧.....	78
4.2.3.2	測定距離と表示電圧.....	78
4.3	電荷量測定器の種類と動作原理.....	78
4.3.1	ファラデーケージタイプの電荷量測定器.....	79
4.3.1.1	ファラデーケージの電荷測定原理.....	79
4.3.2	接触方式電荷量測定器.....	80
4.3.3	接触方式電荷量測定器の電荷量測定事例.....	81
4.3.3.1	測定方法.....	81
4.3.3.2	測定結果.....	81
4.4	静電気測定器の選定基準.....	83
4.4.1	測定距離と測定面積.....	83
4.4.2	測定スピードと表示.....	84
4.4.3	測定データのストレージと連続使用性.....	84
4.5	静電気測定時の注意点.....	85
4.5.1	電荷量と表面電位.....	85
4.5.2	電荷の分布.....	85
4.5.3	帯電物の量と大きさ.....	85
4.5.4	測定器の接地.....	86
4.5.5	測定電極形状と帯電物形状.....	86
4.5.6	帯電物の集合と分散.....	86
4.6	測定器の 0 点移動.....	87
5.	静電気シールドバッグ.....	89
5.1	はじめに.....	89
5.2	静電気シールドバッグの定義と MIL B-81705 C について.....	89
5.3	MIL B-81705 C での静電気包装材料のクラス分け.....	89
5.4	静電気対策包装材料の試験規格について.....	90
5.5	静電気シールド特性評価試験方法について.....	91
5.6	ESD 協会のシールドバッグ試験方法.....	92
5.7	まとめ.....	95
6.	結言.....	97

付録: 半導体デバイスにおける静電気放電：保護技法	98
I. 序	98
A. ESD 環境	98
B. 現実の事象	98
C. 誘起される損傷	100
II. 保護の要求事項	102
A. 必要性	102
B. ESD は確率である	103
III ESD 管理 (administration)	104
A. 組織のコミットメント	104
B. 実行計画	106
C. 継続的改善	107
IV. 環境保護	108
A. ルームイオナイザー	108
B. 作業台のコントロール	109
C. 人体コントロール	110
D. 包装及び保管	111
E. 自動試験装置	112
V. 回路保護	112
A. ウェハ製造関連	112
B. 回路レベルの問題	115
C. 保護技術	118
VI. 結論	126
参考文献	127

1. 序言

デバイスの高機能化とESD損傷様式の多様化はESD耐性付与技術のあり方を逐年的に難しくしてきた。その結果、高機能デバイスの低耐性化はやむを得ないという主張が一部の人達から提案されている。本委員会は発足以来、高い信頼性に裏付けされていないハイテクは市場からいずれは退場せざるを得ないという見解のもとに、デバイスへのESD耐性付与を委員会活動の重要事項に位置づけ、各年度ごとの報告書には必ず耐性付与とESD模型とに関する最新の情報を採録してきた。ところで、この数年の電気・電子装置とシステムの高機能化(デバイスの進歩に負うところが大きい)と設置台数の急増はめざましく、ESD対策と測定方法の見直しが求められるようになった。委員会はこの状況に鑑み、先端デバイスへの耐性付与、静電気測定、包装資材の見直しに必要な資料発掘に今年度は専念することにした。高機能化された各種のシステムの設置台数が増加すると、接地点数の空間密度が増加し、接地点間の相互干渉という未知の現象をESD対策にも付加しなければならない状況にある。接地に関する別組織からの申し込みや干渉という煩わしさを避けるために我が国では個別接地を工事業者が主流として採用してきたが、業界は統合接地に現在転換しつつある。ESD対策用接地もこの傾向に逆らえないので、接地技術の現状紹介と使用時の特性が接地条件に支配されやすい導電床・包装資材・静電気測定に関する最近の情報整理をあわせておこなうことにした。なお、デバイスメーカーとユーザとの情報交流の高度化が今後の対策には不可欠となるので、J.E.Vinson & J.L.Lionの論文を半導体デバイスのESDに関する初歩的常識として関係者が共有できるよう全訳を付録とすることにした。